Periphere
Computer Systeme GmbH

## Voraussetzung für die Umrüstung LSI 11 auf PCS-QU68000

. Backplane

Alte Backplanes müssen auf Q22 umgerüstet werden. Pläne für LSII-Standard und LSII-RL-Verdrahtung auf Anfrage lieferbar.

. Speicher

. Es sind mindestens 256 KB RAM nötig

. Es sind mindestens 10 MB Plattenspeicher nötig

- Soll mehr RAM verwendet werden, müssen alle eingesetzten RAM's auf 22 Adreßbits ausgelegt sein. Bei der Konfigurierung der Speicher ist darauf zu achten, daß die "peripheral page" (2K/4K) ausgeblendet ist.

- MSV11 von DEC (RAM) hat keine 22 Adreßbits und ist deshalb nicht verwendbar
- MRV11 von DEC (PROM) hat keine 22 Adreßbits und ist deshalb nicht verwendbar

. Boot

Der Boot befindet sich in einem PROM auf dem QU68000-Board. LSI 11-"Boots" auf den I/O-Interfaces müssen inaktiv gemacht werden.

.../2

Pfälzer-Wald-Straße 36, D–8000 München 90, Telefon 089/681021, Telex 523271
Sitz München, AG München HRB 41894, Geschäftsführer: Eberhard Farber, Willi Zander · Bayerische Vereinsbank Mch Kto. Nr. 378700, Pschkto Mch 8941-804

Periphere
Computer Systeme GmbH

. Terminator

Der Terminator muß für Q22 vorgesehen sein; in jedem QU68000-System muß ein Terminator vorhanden sein.

- TEV11 von DEC muß modifiziert werden (BDAL 18-21 nicht terminiert).
- TEV11 von MDB muß modifiziert werden (BDAL 16-21 und BIRQ 5-7 nicht terminiert).
- BDV11 von INCA/DEC nicht verwendbar (BDAL 18-21 nicht terminiert).
- REV11 von DEC nicht verwendbar (BDAL 18-21 nicht terminiert).

. Q-Bus-Expansion

Die Q-Bus-Verlängerung muß für Q22 vorgesehen sein.

- BCV 1-B von DEC nicht verwendbar (BDAL 18-21 wird nicht über Kabel geführt).

. RT-Clock

KWV11 von DEC muß modifiert werden (BDAL 18 mit GND belegt).

. Serielle Schnittstellen

- Da UNIX ein langsames Interrupt-Handling hat, sollte für ein Multi-User-System ein Terminal-Multiplexer DZV11 eingesetzt werden, weil sonst Zeichen verloren gehen können (das DZV11 puffert die Zeichen intern). Die serielle Schnittstelle für System-Console muß höchste Priorität im Q-Bus haben.

- Die serielle Schnittstelle (DLV11-I) für Terminals muß im Bus die höchste Priorität haben.

.../3

Pfälzer-Wald-Straße 36, D–8000 München 90, Telefon 089/681021, Telex 523271
Sitz München, AG München HRB 41894, Geschäftsführer: Eberhard Farber, Willi Zander · Bayerische Vereinsbank Mch Kto Nr 378700, Pschkto Mch 8941-804

Periphere
Computer Systeme GmbH

. Controller für Massenspeicher

Prinzipiell können alte Controller mit 18 Adreßbits verwendet werden. Verschiedene Controller verwenden die 4 zusätzlichen Adreßleitungen für Privatsignale. Solche Controller sind in einem QU68000-System nicht lauffähig. Nicht alle Controller sind in der Lage, den vollen 256 KB-Adreßraum zu nutzen. Diese Controller blenden die "Peripheral Page" (2K/4K) aus. Der QU68000 kann für die DMA-Übertragungen gleichzeitig für 3 Controller die nicht das gleiche DMA-Extensions-Register verwenden, die 4 oberen Andreßbits zur Verfügung stellen. Nicht alle Controller entsprechen der Q-Bus-Spezifikation.

- RLV11 von DEC (RL01/02-Controller) benutzt BDAL 18/19 für Privatsignale. Die Steckplätze für den RLV11 dürfen nicht auf Q22 ereitert werden.

- C03 von Dataram benötigt den Q-Bus während des DMA's alle 6,7 us. Dies führt nur dann zu Schwierigkeiten, wenn noch ein DMA-Gerät aktiv ist.

- WINC08 von AED (Winchester-Controller) generiert Burst-DMA (300 us-Buszyklus). Die obersten 8 KB sind nicht adressierbar.

- SC02 von Emulex (Winchester-Controller) generiert Burst-DMA (32 us-Buszyklus). Bei der Ausgabe des Kommandos "INIT" dauert der Buszyklus 15 us.

Pfälzer-Wald-Straße 36, D–8000 München 90. Telefon 089/681021, Telex 523271
Sitz München, AG München HRB 41894, Geschäftsführer. Eberhard Farber, Willi Zander Bayerische Vereinsbank Mch Kto Nr. 378700, Pschkto. Mch 8941-804

## Zusatzverdrahtung fuer erweiterten DMA-Betrieb

Standard-DMA-Controller koennen zur Zeit am Q-Bus nur 18 bit adressieren. Daher koennen diese Controller nur die unteren 256 kB des 4MB Adressraumes erreichen.

Der Prozessor QU 68000 kann durch 3 Adress-Extension-Register die Bit-Positionen 18-21 fuer den DMA-Betrieb zur Verfuegung stellen.

Durch eine Zusatzverdrahtung am Q-Bus-Backplane (2 Draehte) kann der QU 68000 fuer bis zu 3 DMA-Controller gleichzeitig die Adress-bits 18-21 liefern.(siehe auch Spec. QU 68000 Seite 17).

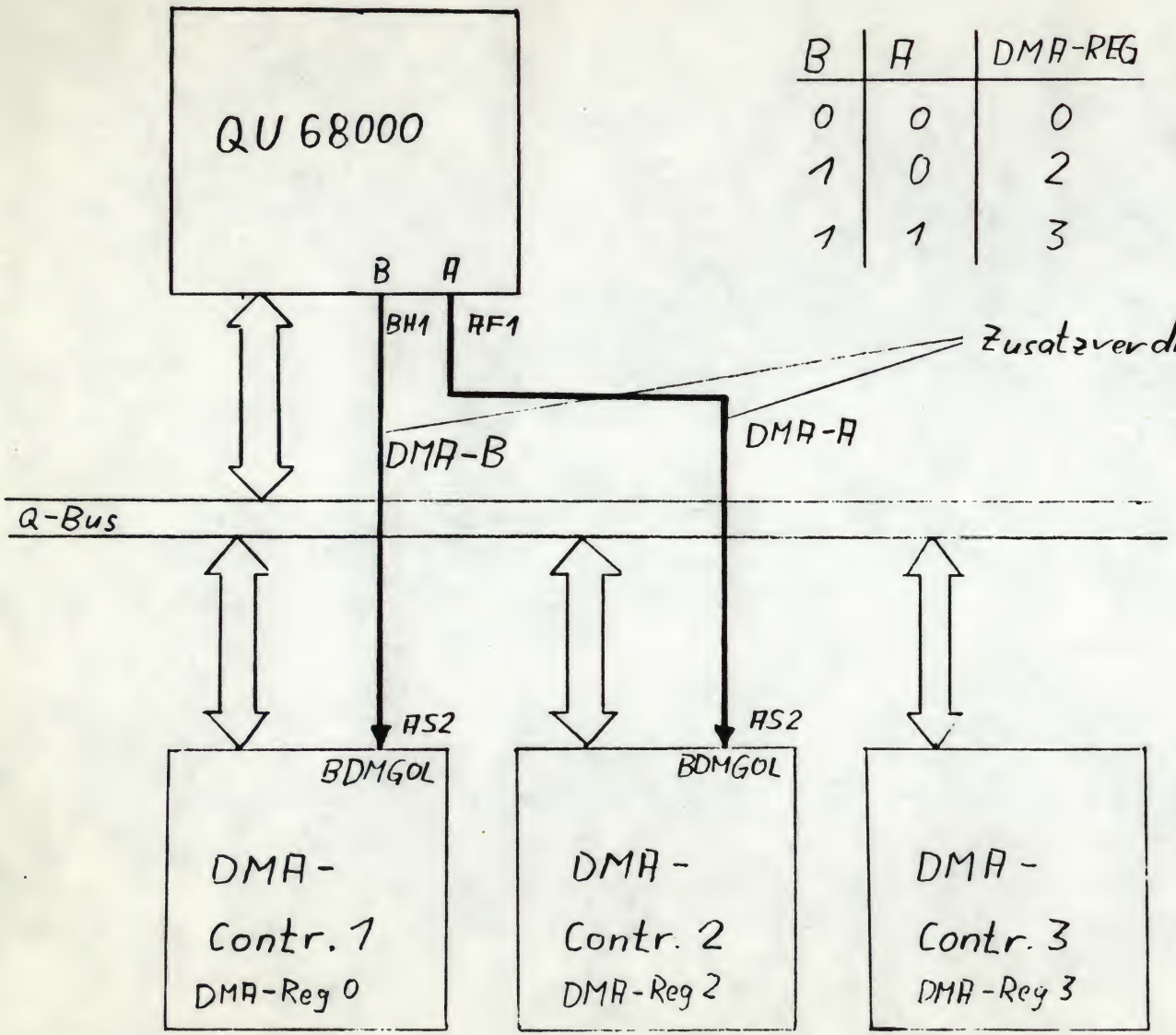
Bild 1 zeigt schematisch die Anordnung von QU 68000 und 3 DMA-Controllern am Q-Bus zusammen mit den zusatzlich benoetigten Verbindungen.Diese Verbindungen koennen durch stecken von 2 Verbindungsleitungen gemacht werden. Bild 2 zeigt die Pins am Backplane.

| Signal | QU 68000 | DMA-Dev 1 | DMA-Dev 2 |
|---|---|---|---|
| DMA-A | AF 1 | ---- | AS 2 |
| DMA-B | BH 1 | AS 2 | ---- |

### V o r s i c h t :

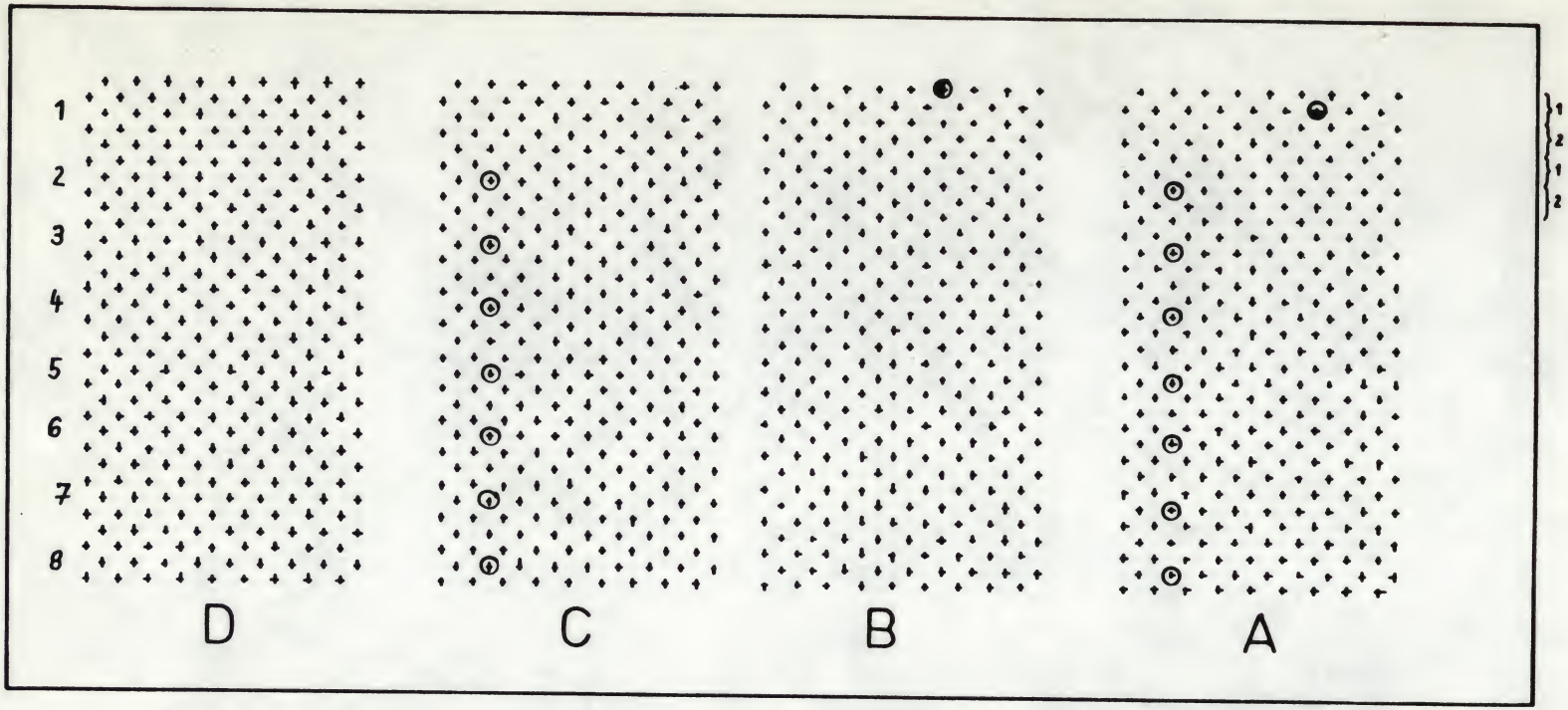
Wenn die DMA-Controller an andere Steckplaetze im Q-Bus gesteckt werden, muss die Zusatzverdrahtung der neuen Konfiguration angepasst werden.

Sind in einem System mehr als 3 DMA-Controller, dann koennen mehrere Controller das gleiche DMA-Extension-Register benutzen.
D. h. alle Controller die vor DMA-Dev 1 gesteckt werden benuetzen das DMA-Reg 0.
Alle Controller die zwischen DMA-Dev 1 u. DMA-Dev 2 sind benuetzen das DMA-Reg 2.
Alle Controller die nach DMA-Dev 3 sind benuetzen das DMA-Reg 3.




| B | A | DMA-REG |
|---|---|---|
| 0 | 0 | 0 |
| 1 | 0 | 2 |
| 1 | 1 | 3 |

Bild 1:
Zusatz-Verdrahtung
für erweiterten DMA-Betrieb




- Pin: AF1 Signal: A
- Pin BH1 Signal: B
- Pin AS2 Signal: BDMGOL

Ansicht auf die Vorderseite des Netcom-Einschubes (bei abgenommener Frontplatte).
Logikrahmen ist eingeklappt.

| | | | | | | | |
|---|---|---|---|---|---|---|---|
| | | | | Freimaßtoleranzen | | | Bild 2 |
| | | | | 82 | Tag | Name | Logikrahmen |
| | | | | Bearb | 28.5. | Gröbl | Maßstab 1:1 |
| | | | | Gepr | 28.5. | Gröbl | Zusatz-Wrappung DER |
| | | | | Norm | | | |
| Ausgabe | Änderung | Tag | Name | PERIPHERIE COMPUTER SYSTEME | | | |

unbefugte Verwendung, Mitteilung an andere ist strafbar und schadensersatzpflichtig